

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11354767 A**

(43) Date of publication of application: **24 . 12 . 99**

(51) Int. Cl

H01L 27/14
H04N 5/335

(21) Application number: **10163542**

(22) Date of filing: **11 . 06 . 98**

(71) Applicant: **MEGA CHIPS CORP**

(72) Inventor: **TAKADA AKIRA**
NISHIMOTO MASAKAZU

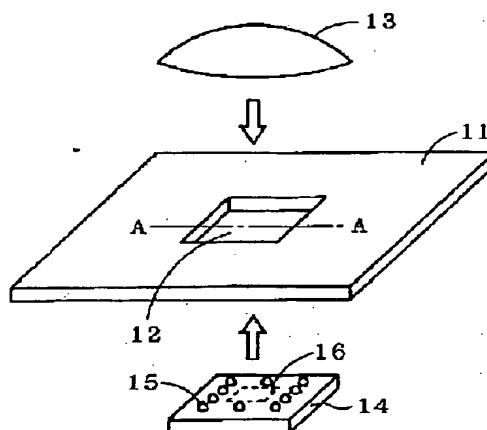
(54) **IMAGE SENSOR IMPLEMENTED BODY**

COPYRIGHT: (C)1999,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To reduce in size and cost by providing a mounting substrate with a through hole and an image sensor chip face-down bonded to one main surface of the mounting substrate, so that a light receiving part faces the through hole.

SOLUTION: A mounting substrate 11 where a through hole 12 penetrating from one main surface to the other main surface is formed is provided. A bare chip is used for an image sensor chip 14. Related to an image sensor implemented body, an optical system, for example, a lens 13, single body, for applying an optical process to the light detected by a photo-detecting part 16 of the image sensor chip 14 is provided, which is face-down bonded to one surface of the mounting substrate 11. Here, the photo-detecting part 16 of the image sensor chip 14 is positioned where the through hole 12 of the mounting substrate 11 is faced. The light condensed by the lens 13 is detected by the photo-detecting part 16 of the image sensor chip 14 through the through hole 12 of the mounting substrate 11.



THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-354767

(43) 公開日 平成11年(1999)12月24日

(51) Int. Cl.⁶

識別記号

P I

H 0 1 L 27/14

H 0 1 L 27/14

D

H 0 4 N 5/335

H 0 4 N 5/335

V

審査請求 未請求 請求項の数 5, O L (全 4 頁)

(21) 出願番号 特願平10-163542

(22) 出願日 平成10年(1998)6月11日

(71) 出願人 591128453

株式会社メガチップス

大阪市淀川区宮原4丁目5番36号

(72) 発明者 高田 明

大阪市淀川区宮原4丁目5番36号 株式会

社メガチップス内

(72) 発明者 西本 雅一

大阪市淀川区宮原4丁目5番36号 株式会

社メガチップス内

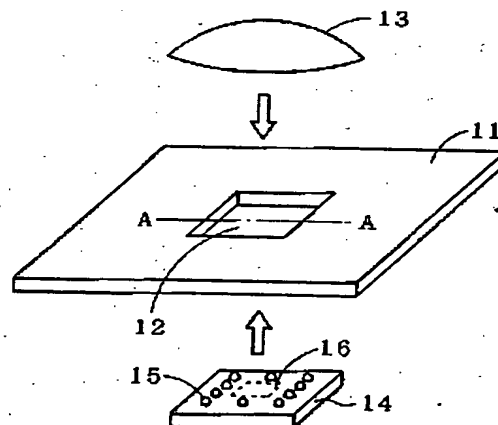
(74) 代理人 弁理士 吉田 茂明 (外2名)

(54) 【発明の名称】 イメージセンサ実装体

(57) 【要約】

【課題】 裸チップのイメージセンサチップが利用可能で、光学系の配設も簡便になるイメージセンサ実装体を得る。

【解決手段】 実装用基板11に開口穴12を設ける。その開口穴12を間に挟んで、実装用基板の一方主面にイメージセンサチップ14をフェイスダウンボンディングし、他方主面にレンズ13を直付けする。



【特許請求の範囲】

【請求項1】 開口穴が設けられた実装用基板と、

受光部が前記開口穴を臨むように、前記実装用基板の一方主面にフェイスダウンボンディングされたイメージセンサチップと、を備えるイメージセンサ実装体。

【請求項2】 前記実装用基板の他方主面に、前記開口穴を臨んで配設され、前記イメージセンサチップの前記受光部に入射される光に光学処理を加える光学系をさらに備える、請求項1記載のイメージセンサ実装体。

【請求項3】 前記光学系はレンズを含み、前記レンズは、前記実装用基板の前記他方主面に直付けされる、請求項2記載のイメージセンサ実装体。

【請求項4】 裸チップの前記イメージセンサチップを前記実装用基板の前記一方主面にフリップチップボンディングした、請求項1記載のイメージセンサ実装体。

【請求項5】 前記イメージセンサチップはCMOSイメージセンサチップである、請求項1から請求項4のいずれかに記載のイメージセンサ実装体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、イメージセンサチップを実装用基板に実装したイメージセンサ実装体に関する。

【0002】

【従来の技術】従来より、イメージセンサチップとして、CCDイメージセンサチップやCMOSイメージセンサチップが知られている。

【0003】図3はそのようなイメージセンサチップの一例を示す図である。図示のようにイメージセンサチップ1はパッケージングされ、パッケージの中央に受光部の窓が設けられている。

【0004】図4は、図3のイメージセンサチップ1を実装用基板2に実装した状態を示す図である。図には示されていないが、イメージセンサチップ1の電源および信号端子と実装用基板2上の配線とが電気的に接続されている。

【0005】図5は、イメージセンサチップ1の受光部に光を集光するための光学系を実装用基板2上に配設した状態を示す図である。光学系は、レンズ4とそのホルダ5とからなる。ホルダ5は、実装用基板2に設けられたねじ穴3とホルダ5に設けられたねじ穴6とを図示しないねじでねじ止めすることにより、イメージセンサチップ1を覆って実装用基板2上に固定される。

【0006】

【発明が解決しようとする課題】従来のイメージセンサ実装体は以上のように構成されているので、イメージセンサチップの受光部上方に光学系のレンズを保持するためのホルダが必ず必要であった。また、フェイスアップでイメージセンサチップが実装用基板に実装されることから、実装の容易さ等のため、イメージセンサチップは

パッケージングされた完成部品が用いられるのが通例であり、裸チップを用いることは困難であった。

【0007】このため、イメージセンサ実装体を小型化したり、低コストで製造したりすることが困難であるという問題点があった。

【0008】この発明は上記のような問題点を解決するためになされたものであり、必ずしも光学系のホルダを必要とせず、また、イメージセンサチップの裸チップを用いて容易に実装可能で、小型化および低コスト化を容易に図れるイメージセンサ実装体を提供することを目的としている。

【0009】

【課題を解決するための手段】この発明によるイメージセンサ実装体は、開口穴が設けられた実装用基板と、受光部が前記開口穴を臨むように、前記実装用基板の一方主面にフェイスダウンボンディングされたイメージセンサチップと、を備えて構成されている。

【0010】また、イメージセンサ実装体は、前記実装用基板の他方主面に、前記開口穴を臨んで配設され、前記イメージセンサチップの前記受光部に入射される光に光学処理を加える光学系をさらに備えて構成されてもよい。

【0011】また、前記光学系はレンズを含み、前記レンズは、前記実装用基板の前記他方主面に直付けされてもよい。

【0012】また、裸チップの前記イメージセンサチップを前記実装用基板の前記一方主面にフリップチップボンディングするようにしてもよい。

【0013】また、前記イメージセンサチップはCMOSイメージセンサチップであってもよい。

【0014】

【発明の実施の形態】図1は、この発明によるイメージセンサ実装体の一実施形態を示す説明図である。

【0015】図示のように、イメージセンサ実装体は、実装用基板11を備えている。実装用基板11は、一方主面から他方主面に貫通した開口穴12を備えている。実装用基板11は、例えばプリント配線板等により構成される。

【0016】この発明において、イメージセンサチップ14は、裸（ヘア）チップが用いられる。イメージセンサチップ14の主面の中央部には仮想線で示す受光部16が形成され、当該主面の周辺部には電源および信号の外部接続端子として、例えば半田パンプ15が形成されている。

【0017】イメージセンサ実装体は、イメージセンサチップ14の受光部16に受光される光に光学処理を加えるための光学系を備えてもよい。この実施形態において、光学系は、受光部16に光を集光するためのレンズ13単体により形成される。

【0018】図2は、実装用基板11にイメージセンサ

チップ14およびレンズ13を実装した状態を示すA-A線断面図である。

【0019】イメージセンサチップ14は、実装用基板11の一方主面にフェイスダウンボンディングされる。より具体的には、イメージセンサチップ14の半田パン15を、実装用基板11の前記一方主面に設けられた配線端子（図示せず）にリフロー接合することにより、フリップチップボンディングを行う。このとき、イメージセンサチップ14の受光部16は、実装用基板11の開口穴12を臨む位置に位置決めされる。

【0020】なお、図示はしないが、イメージセンサチップ14の保護のため、実装用基板11上にフェイスダウンボンディングされた裸チップのイメージセンサチップ14を保護樹脂で覆うようにしてもよい。

【0021】一方、レンズ13は、実装用基板11の開口穴12を臨む位置において、実装用基板11の他方主面に直付けされる。レンズ13と実装用基板11との固定には、例えば接着剤17を用いることができる。

【0022】動作において、レンズ13で集光された光は、実装用基板11の開口穴12を介して、イメージセンサチップ14の受光部16に受光される。これにより、イメージセンサチップ14による所望の撮像動作が行われる。

【0023】本実施形態によれば、イメージセンサチップの裸チップを用いて、容易に実装用基板に実装を行うことができる。また、従来のような光学系のホルダ5（図5）を用いる必要がない。従って、非常に小型かつ安価なイメージセンサ実装体を実現することができる。

【0024】特に、上記の利点は、イメージセンサチップ14としてCMOSイメージセンサチップを用いた場合に顕著である。すなわち、周知のように、CMOSイメージセンサチップは通常のICの製造プロセスにより製造可能なため、1チップ上にCMOSイメージセンサと各種信号処理回路とを搭載することが可能である。例えば、CMOSイメージセンサチップ上に、ADコンバータや、CMOSイメージセンサのドライバ回路や、S/N改善のためのノイズ低減回路等を1チップ化して設けることが可能であり、さらに画像信号の圧縮回路までも1チップ化して設けることも可能である。このような1チップ化されたCMOSイメージセンサチップを用いて本発明のイメージセンサ実装体を構成することにより、1チップ化による小型化、低コスト化と本発明による小型化、低コスト化とが相俟って、多機能でありながら極めて小型かつ安価な装置を実現でき、小型であるが故に機器への組み込みの自由度も極めて高くなる。

【0025】なお、上記実施形態ではフリップチップボンディングについて説明したが、イメージセンサチップ14を実装用基板11にフェイスダウンボンディングできるのであればどのようなボンディング方式を用いても

よい。

【0026】また、光学系としてレンズ13単体を用いる場合について説明したが、実装用基板11上に配設可能な光学系であればどのようなものを用いてもよい。例えば、図5のホルダ5にレンズ4を保持した光学系を、レンズ13単体に代えて用いることも可能である。

【0027】さらに、光学系には必ずしもレンズを含む必要はない。例えば、レンズと等価な機能をピンホールにより実現できる。このピンホールを実現するピンホール体（例えばピンホールが設けられた覆い等）を、レンズ13に変えて実装用基板11上に配設してもよい。あるいは、実装用基板11の開口穴12自体の形状を工夫してピンホールを実現してもよい。特に後者の場合は、光学系を実現する特別な部材を別途準備することが不要になる。

【0028】

【発明の効果】請求項1記載のイメージセンサ実装体によれば、裸チップのイメージセンサチップを用いた実装を簡単かつ容易に実現することができるという効果がある。

【0029】請求項2記載のイメージセンサ実装体によれば、光学系として極々のものが配設できるという効果がある。

【0030】請求項3記載のイメージセンサ実装体によれば、レンズを保持するホルダが不要になるという効果がある。

【0031】請求項4記載のイメージセンサ実装体によれば、フェイスダウンボンディングを簡単かつ容易に実現できるという効果がある。

【0032】請求項5記載のイメージセンサ実装体によれば、高機能で小型で安価な装置を実現できるという効果がある。

【図面の簡単な説明】

【図1】 本発明の一実施形態によるイメージセンサ実装体を示す説明図である。

【図2】 図1のA-A線断面図である。

【図3】 従来のイメージセンサチップを示す図である。

【図4】 従来のイメージセンサチップ実装体を示す図である。

【図5】 光学系が配設された従来のイメージセンサチップ実装体を示す図である。

【符号の説明】

11 実装用基板

12 開口穴

13 レンズ

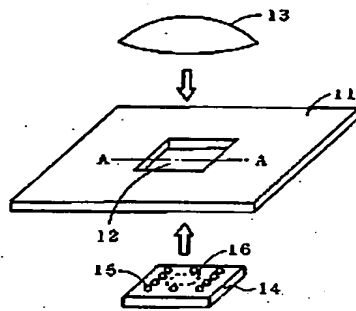
14 イメージセンサチップ

15 半田パン

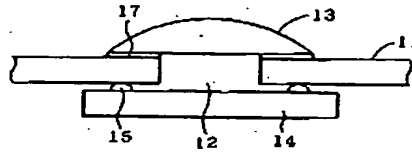
16 受光部

17 接着剤

【図1】



【図2】

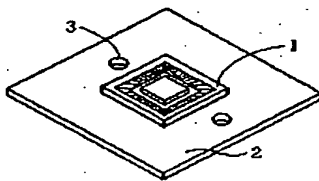


【図3】

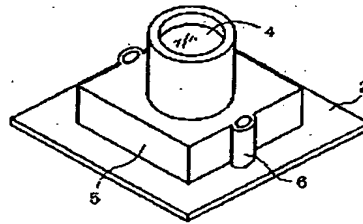


Claims 3, 4, 13

【図4】



【図5】



*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed description]

[0001]

[The technical field to which invention belongs] This invention relates to the image-sensors package field which mounted the image-sensors chip in the substrate for a package.

[0002]

[Prior art] Conventionally, CCD image-sensors chip and CMOS image-sensors chip are known as an image-sensors chip.

[0003] Drawing 3 is drawing showing an example of such an image-sensors chip. Like illustration, the packaging of the image-sensors chip 1 is carried out, and the aperture of ***** is prepared in the center of a package.

[0004] Drawing 4 is drawing showing the status that the image-sensors chip 1 of drawing 3 was mounted in the substrate for a package 2. Although not shown in drawing, the power of the image-sensors chip 1 and the signal terminal, and the wiring on the substrate for a package 2 are connected electrically.

[0005] Drawing 5 is drawing showing the status that optical system for condensing light to ***** of the image-sensors chip 1 was *****ed on the substrate for a package 2. Optical system consists of a lens 4 and its electrode holder 5. By *****ing, stopping and carrying out with the screw thread which does not illustrate the tapped hole 3 prepared in the substrate for a package 2, and the tapped hole 6 prepared in the electrode holder 5, a electrode holder 5 covers the image-sensors chip 1, and is fixed on the substrate for a package 2.

[0006]

[Object of the Invention] Since the conventional image-sensors package field was constituted as mentioned above, it surely needed the electrode holder for holding the lens of optical system for the * ***** upper part of an image-sensors chip. Moreover, since an image-sensors chip was mounted in the substrate for a package by the face up, the image-sensors chip was difficult for it being usually that the finished part by which packaging was carried out is used, and using a nakedness chip because of the ease of a package etc.

[0007] For this reason, there was a trouble where it was difficult to miniaturize the image-sensors package field or to manufacture by the low cost.

[0008] This invention is made in order to solve the above troubles, it does not necessarily need the electrode holder of optical system, and can mount it easily using the nakedness chip of an image-sensors chip, and it aims at offering the image-sensors package field which can attain miniaturization and low-cost-ization easily.

[0009]

[The means for solving a technical problem] It has the image-sensors chip of the aforementioned substrate for a package by which face down bonding was carried out to the principal plane on the other hand, and the image-sensors package field by this invention is constituted so that the substrate for a package in which the opening hole was established, and ** *** may overlook the aforementioned opening hole.

[0010] Moreover, the image-sensors package field faces the another side principal plane of the aforementioned substrate for a package the aforementioned opening hole, is * **ed, is further equipped with the optical system which adds optical processing to the light by which incidence is

carried out to the aforementioned ***** of the aforementioned image-sensors chip, and may be constituted.

[0011] Moreover, direct attachment of the aforementioned lens may be carried out for the aforementioned optical system at the aforementioned another side principal plane of the aforementioned substrate for a package including a lens.

[0012] Moreover, you may be made to carry out flip chip bonding of the aforementioned image-sensors chip of a nakedness chip to the aforementioned one side principal plane of the aforementioned substrate for a package.

[0013] Moreover, the aforementioned image-sensors chip may be CMOS image-sensors chip.

[0014]

[Gestalt of implementation of invention] Drawing 1 is explanatory drawing showing the 1 enforcement gestalt of the image-sensors package field by this invention.

[0015] The image-sensors package field is equipped with the substrate for a package 11 like illustration. The substrate for a package 11 is equipped with the opening hole 12 penetrated from the principal plane to the another side principal plane on the other hand. The substrate for a package 11 is constituted by the printed wired board etc.

[0016] In this invention, as for the image-sensors chip 14, a nakedness (raise in basic wages) chip is used. ***** 16 shown by the imaginary line is formed in the center section of the principal plane of the image-sensors chip 14, and the solder bump 15 is formed in the circumference section of the concerned principal plane as power and an external end-connection child of a signal.

[0017] The image-sensors package field may be equipped with the optical system for adding optical processing to the light ***** by ***** 16 of the image-sensors chip 14. In this enforcement gestalt, optical system is formed with lens 13 simple substance for condensing light to ***** 16.

[0018] Drawing 2 is the A-A line cross section showing the status that the image-sensors chip 14 and the lens 13 were mounted in the substrate for a package 11.

[0019] Face down bonding of the image-sensors chip 14 is carried out to the one side principal plane of the substrate for a package 11. More specifically, flip chip bonding is performed for the wiring terminal (not shown) in which the solder bump 15 of the image-sensors chip 14 was formed on the aforementioned one side principal plane of the substrate for a package 11 by carrying out reflow adhesion. At this time, ***** 16 of the image-sensors chip 14 is positioned in the position which overlooks the opening hole 12 of the substrate for a package 11.

[0020] In addition, although illustration is not carried out, it is good by the protection resin as for a method of a wrap in the image-sensors chip 14 of the nakedness chip by which face down bonding was carried out on the substrate for a package 11 because of protection of the image-sensors chip 14.

[0021] On the other hand, in the position which overlooks the opening hole 12 of the substrate for a package 11, direct attachment of the lens 13 is carried out on the another side principal plane of the substrate for a package 11. Adhesives 17 can be used for fixation with a lens 13 and the substrate for a package 11.

[0022] In an operation, light condensed with the lens 13 is ***** by ***** 16 of the image-sensors chip 14 through the opening hole 12 of the substrate for a package 11. Thereby, a ***** operation of the request by the image-sensors chip 14 is performed.

[0023] According to this enforcement gestalt, it can mount in the substrate for a package easily using the nakedness chip of an image-sensors chip. Moreover, it is not necessary to use the electrode holder 5 (drawing 5) of the optical system like before. Therefore, the very small and cheap image-sensors package field is realizable.

[0024] Especially the above-mentioned advantage is remarkable when CMOS image-sensors chip is used as an image-sensors chip 14. That is, as everyone knows, since CMOS image-sensors chip can be manufactured according to the manufacture process of usual IC, it can carry CMOS image sensors and various digital disposal circuits on 1 chip. for example, CMOS image-sensors chip top -- an AD converter, the driver circuit of CMOS image sensors, the noise reduction circuit for S/N improvement, etc. -- 1 -- chip-izing and preparing -- possible -- further -- up to [the compression circuit of a picture signal] -- 1 -- it is also possible to chip-ize and to prepare By constituting the image-sensors package field of this invention using such a CMOS image-sensors chip formed into 1

chip, conjointly, though it is various functions, very small and cheap equipment is realizable, and although the miniaturization by the formation of 1 chip, low-cost-izing, and the miniaturization by this invention and low-cost-izing are small therefore, they become very high [the degree of freedom of inclusion to a device].

[0025] In addition, although the above-mentioned enforcement gestalt explained flip chip bonding, as long as it can carry out the face down bonding of the image-sensors chip 14 to the substrate for a package 11, you may use what bonding formula.

[0026] Moreover, on the substrate for a package 11, although the case where lens 13 simple substance was used as optical system was explained, as long as it is the optical system in which **** is possible, you may use what thing. For example, it is also possible to replace the optical system holding the lens 4 with lens 13 simple substance, and to use it for the electrode holder 5 of drawing 5.

[0027] Furthermore, a lens does not necessarily need to be included in optical system. For example, a function equivalent to a lens is realizable with a pinhole. The pinhole fields (for example, cover with which the pinhole was established) which realize this pinhole may be changed into a lens 13, and may be ****ed on the substrate for a package 11. Or the configuration of opening hole 12 the very thing of the substrate for a package 11 may be devised, and a pinhole may be realized. Especially in the case of the latter, it becomes unnecessary to prepare separately the special component which realizes optical system.

[0028]

[Effect of the invention] According to the image-sensors package field of claim 1 publication, it is effective in the package using the image-sensors chip of a nakedness chip being easily [simply and] realizable.

[0029] According to the image-sensors package field of claim 2 publication, it is effective in the ability to **** various things as optical system.

[0030] According to the image-sensors package field of claim 3 publication, it is effective in the electrode holder holding a lens becoming unnecessary.

[0031] According to the image-sensors package field of claim 4 publication, it is effective in face down bonding being easily [simply and] realizable.

[0032] According to the image-sensors package field of claim 5 publication, it is effective in highly efficient, small, and cheap equipment being realizable.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim]

[Claim 1] The substrate for a package in which the opening hole was established, and the image-sensors package field equipped with the image-sensors chip of the aforementioned substrate for a package by which face down bonding was carried out to the principal plane on the other hand so that ***** may overlook the aforementioned opening hole.

[Claim 2] The image-sensors package field of the claim 1 publication which faces the another side principal plane of the aforementioned substrate for a package the aforementioned opening hole, is ****ed, and is further equipped with the optical system which adds optical processing to the light by which incidence is carried out to the aforementioned ***** of the aforementioned image-sensors chip.

[Claim 3] The aforementioned optical system is image-sensors package field of claim 2 publication with which direct attachment of the aforementioned lens is carried out at the aforementioned another side principal plane of the aforementioned substrate for a package including a lens.

[Claim 4] The image-sensors package field of the claim 1 publication which carried out flip chip bonding of the aforementioned image-sensors chip of a nakedness chip to the aforementioned one side principal plane of the aforementioned substrate for a package.

[Claim 5] The aforementioned image-sensors chip is the image-sensors package field given in either of a claim 1 to the claims 4 which are CMOS image-sensors chips.

[Translation done.]